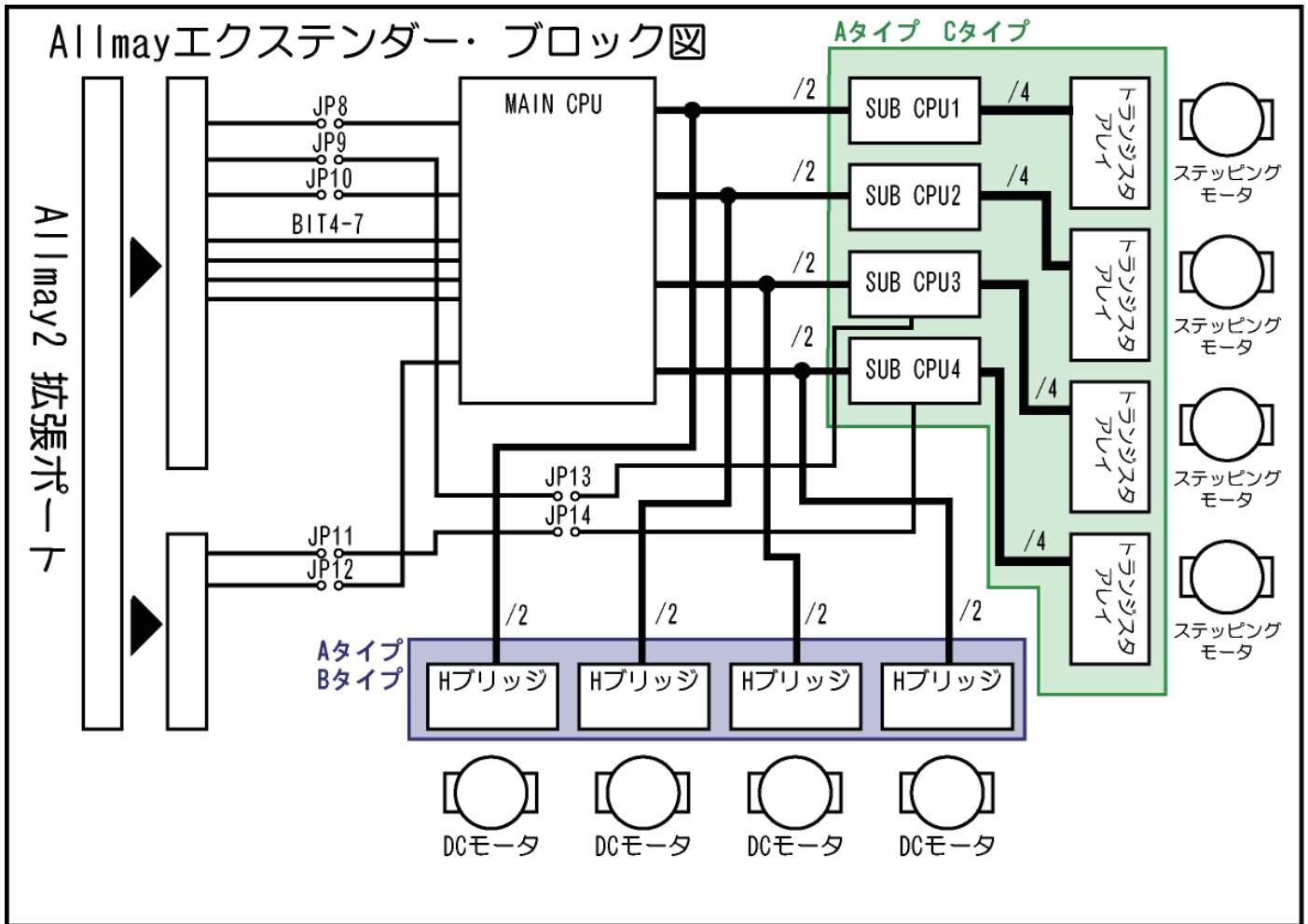


# ブロック図と部位の説明



/2 2本のラインで接続されている MAIN CPUからの出力信号です。

/4 4本のラインで接続されている SUB CPUからの出力信号です。

**MAIN CPU** PIC24FJ64GB002を使用しています。(ICSPソケット装備)

**SUB CPU** 各コントロールに応じたPIC12F1822を使用します。

**トランジスタアレイ** 東芝 TD62083を使用しています。出力はオープンコレクタのインパルス出力です

**Hブリッジ** ROAM BD62x1を使用しています。コントロール電圧にご注意ください。(別途解説)

**BIT 4-7** Allmay 拡張出力のbit4-7の出力を受け取ります。各種コントロール信号になります。

**ジャンパースイッチ** 信号を接続したり遮断したりします。

番号	記号	接続する信号概要
JP8	allow RTN1	Allmayの入力1に繋がる線で、エクステンダーからのコマンド受付応答信号です。
JP9	allow RTN2	SUB CPU3の出力bit0の信号です。将来DA変換値を返すことができるように準備しています。
JP10	allow CTRL1	Allmayの出力1に繋がる線で、エクステンダーへのコントロール信号です。
JP11	allow RTN3	SUB CPU4の出力bit0の信号です。将来DA変換値を返すことができるように準備しています。
JP12	allow CTRL2	Allmayの出力2に繋がる線で、エクステンダーへのコントロール信号です。
JP13	DA3 off	SUB CPU3の出力がデジタル1/0の場合は大丈夫ですが、DA出力をサポートした場合この信号がトランジスタアレイの入力に接続されているとDA値が正確にRTN2に出力されないためこのJPを切ってトランジスタアレイとの接続を断つことで正確なDA値をRTN2に出力するようにします。
JP14	DA4 off	SUB CPU4の出力がデジタル1/0の場合は大丈夫ですが、DA出力をサポートした場合この信号がトランジスタアレイの入力に接続されているとDA値が正確にRTN3に出力されないためこのJPを切ってトランジスタアレイとの接続を断つことで正確なDA値をRTN3に出力するようにします。